

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-199351

(43)Date of publication of application : 12.07.2002

(51)Int.Cl.

H04N 7/01
G06T 3/40
G06T 7/20
G09G 5/00
G09G 5/391

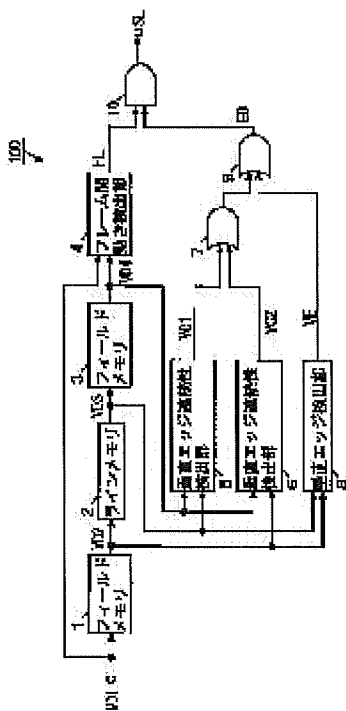
(21)Application number : 2000-397005

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 27.12.2000

(72)Inventor : KASAHARA MITSUHIRO
OOKI TOMOAKI
KAWAMURA HIDEAKI

(54) STILLNESS JUDGING DEVICE, AND SCANNING LINE INTERPOLATING DEVICE PROVIDED WITH THE SAME



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a stillness judging device capable of correctly judging whether a picture is still or not and to provide a scanning line interpolating device provided with the judging device.

SOLUTION: An inter-frame motion detecting part 4 detects the existence of a motion between frames based on whether the difference between the frames is equal to or less than a setting value or not. Vertical edge continuity detecting parts 5 and 6 calculates the difference value between an attentional pixel and its upper or lower pixel in an insertion picture and detects whether horizontal continuity exists in an inter-field vertical edge or not based on whether or not codes of the difference values continuously become the same code in a horizontal direction above the prescribed number of pixels in duding the attentional pixel. The picture is judged to be in a perfect still state when it is judged that a motion does not exist between the frames and also horizontal continuity exists in the inter-field vertical edge.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

【特許請求の範囲】

【請求項1】 インタレース走査方式の画像信号に基づいて画像が静止しているか否かを判定する静止判定装置であって、

前記画像信号に基づいて、現フィールドの補間すべき画素と同一座標における前フィールドの画素と後フィールドの画素との差分値を算出し、前記差分値に基づいてフレーム間の動きの有無を検出するフレーム間動き検出手段と、

前記画像信号に基づいて、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の符号を求め、前記符号が前記補間すべき画素と同一座標にある画素を含んで水平方向に所定の画素数以上連続して同一となるか否かに基づいてフィールド間垂直エッジの水平連続性の有無を検出する連続性検出手段と、

前記フレーム間動き検出手段によりフレーム間の動きがないことが検出されかつ前記連続性検出手段によりフィールド間垂直エッジの水平連続性があることが検出された場合に画像が静止していると判定する静止判定手段とを備えたことを特徴とする静止判定装置。

【請求項2】 前記連続性検出手段は、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の絶対値が所定値以下の場合に前記差分値を0に置き換えることを特徴とする請求項1記載の静止判定装置。

【請求項3】 前記連続性検出手段は、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の正負の符号が水平方向に所定の画素数以上の範囲で混在せずかつ前記範囲内で0となる差分値の数が所定値以下の場合にフィールド間垂直エッジの水平連続性があることを検出することを特徴とする請求項2記載の静止判定装置。

【請求項4】 前記連続性検出手段は、前フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性の有無を検出するとともに後フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性の有無を検出し、

前記静止判定手段は、前記フレーム間動き検出手段によりフレーム間の動きがないことが検出されかつ前記連続性検出手段により前フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性および後フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性が同一座標において検出された場合に画像が静止していると判定することを特徴とする請求項1～3のいずれかに記載の静止判定装置。

【請求項5】 現フィールドの前記補間すべき画素の上下の画素の差分値を算出し、前記差分値に基づいてフィールド内垂直エッジの大きさが所定値以上であるか否かを検出する垂直エッジ検出手段をさらに備え、

前記静止判定手段は、前記フレーム間動き検出手段によりフレーム間の動きがないことが検出されかつ前記垂直エッジ検出手段によりフィールド内垂直エッジの大きさが所定値以上であることが検出された場合にも画像が静止していると判定することを特徴とする請求項1～4のいずれかに記載の静止判定装置。

【請求項6】 インタレース走査方式の画像信号に基づいて画像が静止しているか否かを判定する請求項1～5のいずれかに記載の静止判定装置と、

前記静止判定装置の判定結果に基づいて補間すべき画素の値を算出することにより補間走査線を生成する走査線補間回路とを備えたことを特徴とする走査線補間装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像が静止しているか否かを判定する静止判定装置およびそれを備えた走査線補間装置に関する。

【0002】

【従来の技術】インタレース走査（飛び越し走査）方式の画像信号をプログレッシブ走査（順次走査）方式の画像信号に変換する走査線変換技術としては、動き適応走査線補間処理が用いられている。この動き適応走査線補間処理では、画像信号による画像の動きを検出し、静止画像の場合には前フィールドの画像信号を用いてフィールド間補間により補間走査線を生成し、動画像の場合には同一のフィールド内の画像信号を用いてフィールド内補間により補間走査線を生成する。

【0003】図14は従来の走査線補間処理を説明するための模式図である。図14の縦軸は画像の垂直方向を示し、横軸は時間を示す。

【0004】また、図15は画像の動き判定方法を示す図である。図15の縦軸はフレーム間差分を示し、横軸はフィールド内垂直エッジの大きさを示す。

【0005】図14において、A0、A2、A4は $(n-1)$ フィールドの画像における画素であり、B1、B3は n フィールドの画像における画素であり、C0、C2、C4は $(n+1)$ フィールドの画像における画素である。また、INは補間すべき画素（以下、補間画素と呼ぶ）である。

【0006】従来の動き判定方法では、図15に示すように、補間画素INを生成するために、動き情報として連続する2つのフレームの同一座標の画素間の差分（フレーム間差分）および同一フィールド内の垂直方向に並ぶ2つ画素間の差分の絶対値（垂直エッジ）を算出し、フレーム間差分の値と垂直エッジの値との組み合わせにより画像の動きまたは静止を判定している。

【0007】フレーム間差分としては、例えば、画素A2の値と画素C2の値との差分の絶対値を算出する。垂直エッジの値としては、例えば、画素B1の値と画素B3の値との差分を算出する。

【0008】フレーム間差分の値が大きくかつ垂直エッジの値が小さい場合には画像の動きが大きい（動画像）と判定する。フレーム間差分の値が小さくかつ垂直エッジの値が大きい場合には、画像の動きが小さい（静止画像）と判定する。

【0009】

【発明が解決しようとする課題】しかしながら、上記の従来の動き判定方法では、図16および図17に示すような画像の動きおよび静止を正確に判定することができない。

【0010】図16(a)は水平方向に移動する縦縞の画像を示す模式図であり、図16(b), (c), (d)は図16(a)の画像をインタレース走査方式で表した場合のそれぞれ(n-1)フィールドの画像、nフィールドの画像および(n+1)フィールドの画像を示す。

【0011】また、図17(a)は静止した横縞の画像を示す模式図であり、図17(b), (c), (d)は図16(a)の画像をインタレース走査方式で表した場合のそれぞれ(n-1)フィールドの画像、nフィールドの画像および(n+1)フィールドの画像を示す。

【0012】図16に示すように、水平方向に移動する縦縞の画像においては、フレーム間差分(C2-A2)の値は0となり、垂直エッジ(B1-B3)の値も0となる。

【0013】また、図17に示すように、静止した横縞の画像においても、フレーム間差分(C2-A2)の値は0となり、垂直エッジ(B1-B3)の値も0となる。

【0014】このように、従来の画像の動き判定方法では、水平方向に移動する縦縞の画像と静止した横縞の画像とを区別することができない。

【0015】ところで、特開平8-54087号公報には、画像の動きを判定することなく、走査線の補間処理を行う補間方法が提案されている。この方法では、現フィールドの補間画素の上下の画素を用いて算出された値、補間画素と同一座標の前フィールドの画素の値および補間画素と同一座標の後フィールドの画素の値のうち中間値を補間画素の値として選択する。それにより、静止画像および動画像を判定することなく、走査線を補間することができる。

【0016】しかしながら、上記の中間値を選択する補間方法によると、完全に静止した縞模様の画像等において黒となるべき補間画素が灰色となったり、白となるべき補間画素が灰色となる場合が生じる。そのため、完全に静止した画像に中間値を選択する補間方法を適用することは望ましくない。したがって、画像が静止しているか否かを正確に判定することが必要となる。

【0017】本発明の目的は、画像が静止しているか否かを正確に判定することができる静止判定装置およびそ

れを備えた走査線補間装置を提供することである。

【0018】

【課題を解決するための手段】(1)第1の発明
第1の発明に係る静止判定装置は、インタレース走査方式の画像信号に基づいて画像が静止しているか否かを判定する静止判定装置であって、画像信号に基づいて、現フィールドの補間すべき画素と同一座標における前フィールドの画素と後フィールドの画素との差分値を算出し、差分値に基づいてフレーム間の動きの有無を検出するフレーム間動き検出手段と、画像信号に基づいて、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の符号を求め、符号が前記補間すべき画素と同一座標にある画素を含んで水平方向に所定の画素数以上連続して同一となるか否かに基づいてフィールド間垂直エッジの水平連続性の有無を検出する連続性検出手段と、フレーム間動き検出手段によりフレーム間の動きがないことが検出されかつ連続性検出手段によりフィールド間垂直エッジの水平連続性があることが検出された場合に画像が静止していると判定する静止判定手段とを備えたものである。

【0019】本発明に係る静止判定装置においては、画像信号に基づいて、現フィールドの補間すべき画素と同一座標における前フィールドの画素と後フィールドの画素との差分値が算出され、差分値に基づいてフレーム間動き検出手段によりフレーム間の動きの有無が検出される。また、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の符号が求められ、符号が補間すべき画素と同一座標にある画素を含んで水平方向に所定の画素数以上連続して同一となるか否かに基づいて連続性検出手段によりフィールド間垂直エッジの水平連続性の有無が検出される。フレーム間の動きがないことが検出されかつフィールド間垂直エッジの水平連続性があることが検出された場合に、静止判定手段により画像が静止していると判定される。

【0020】このように、フレーム間の画像の動きの有無およびフィールド間垂直エッジの水平連続性の有無を用いることにより、画像が静止しているか否かを正確に判定することができる。

【0021】(2)第2の発明

第2の発明に係る静止判定装置は、第1の発明に係る静止判定装置の構成において、連続性検出手段は、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の絶対値が所定値以下の場合に差分値を0に置き換えるものである。

【0022】この場合、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の絶対値が所定値以下の場合に差分値の絶対値が所定値以下の場合に差分値を0に置き換えて符号をなしにすることにより、画像が静止しているとみな

す範囲を縮小し、動画を静止画と判定してしまう誤判定の発生を抑えることができる。

【0023】(3) 第3の発明

第3の発明に係る静止判定装置は、第2の発明に係る静止判定装置の構成において、連続性検出手段は、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の正負の符号が水平方向に所定の画素数以上の範囲で混在せずかつ範囲内で0となる差分値の数が所定値以下の場合にフィールド間垂直エッジの水平連続性があることを検出するものである。

【0024】この場合、前フィールドまたは後フィールドの画素と現フィールドにおいて上または下に隣接する画素との差分値の正負の符号が水平方向に所定の画素数以上の範囲で混在せずかつその範囲内で0となる差分値の数が所定値以下の場合にフィールド間垂直エッジの水平連続性があることが検出される。したがって、範囲内で0となる差分値の数の所定値を調整することにより、画像が静止しているとみなす範囲を調整することができる。

【0025】(4) 第4の発明

第4の発明に係る静止判定装置は、第1～第3のいずれかの発明に係る静止判定装置の構成において、連続性検出手段は、前フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性の有無を検出するとともに後フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性の有無を検出し、静止判定手段は、フレーム間動き検出手段によりフレーム間の動きがないことが検出されかつ連続性検出手段により前フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性および後フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性が同一座標において検出された場合に画像が静止していると判定するものである。

【0026】この場合、前フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性の有無が検出されるとともに後フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性の有無が検出され、フレーム間の動きがないことが検出されかつ前フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性および後フィールドと現フィールドとの間でのフィールド間垂直エッジの水平連続性が同一座標において検出された場合に画像が静止していると判定される。それにより、画像が静止しているか否かを高い精度で判定することができる。

【0027】(5) 第5の発明

第5の発明に係る静止判定装置は、第1～第4のいずれかの発明に係る静止判定装置の構成において、現フィールドの補間すべき画素の上下の画素の差分値を算出し、差分値に基づいてフィールド内垂直エッジの大きさが所

定値以上であるか否かを検出する垂直エッジ検出手段をさらに備え、判定手段は、フレーム間動き検出手段によりフレーム間の動きがないことが検出されかつ垂直エッジ検出手段によりフィールド内垂直エッジの大きさが所定値以上であることが検出された場合にも画像が静止していると判定するものである。

【0028】この場合、現フィールドの補間すべき画素の上下の画素の差分値が算出され、差分値に基づいてフィールド内垂直エッジの大きさが所定値以上であるか否かが垂直エッジ検出手段により検出される。また、フレーム間の動きがないことが検出されかつフィールド内垂直エッジの大きさが所定値以上であることが検出された場合にも、判定手段により画像が静止していると判定される。

【0029】この場合、画像が静止しているか否かの判定精度を低下させることなく、画像が静止しているとみなす範囲を拡大することができる。

【0030】(6) 第6の発明

第6の発明に係る走査線補間装置は、インタレース走査方式の画像信号に基づいて画像が静止しているか否かを判定する第1～第5のいずれかの発明に係る静止判定装置と、静止判定装置の判定結果に基づいて補間すべき画素の値を算出することにより補間走査線を生成する走査線補間回路とを備えたものである。

【0031】本発明に係る走査線補間装置においては、第1～第5のいずれかの発明に係る静止判定装置により画像が静止しているか否かが正確に判定され、その判定結果に基づいて走査線補間装置により補間すべき画素の値が算出され、補間走査線が生成される。したがって、最適な補間走査線を生成することができる。

【0032】

【発明の実施の形態】図1は本発明の一実施の形態における静止判定装置の構成を示すブロック図である。

【0033】図1の静止判定装置100は、フィールドメモリ1、ラインメモリ2、フィールドメモリ3、フレーム間動き検出部4、垂直エッジ連続性検出部5、6、垂直エッジ検出部8、OR回路7、9およびAND回路10を含む。

【0034】インタレース走査（飛び越し走査）の画像信号VD1がフィールドメモリ1およびフレーム間動き検出部4に入力される。フィールドメモリ1は、入力された画像信号VD1を1フィールド分遅延させ、画像信号VD2として出力する。ラインメモリ2は、フィールドメモリ1から出力された画像信号VD2を1ライン（1走査線）分遅延させ、画像信号VD3として出力する。フィールドメモリ3は、ラインメモリ2から出力された画像信号VD3を1フィールド分遅延させ、画像信号VD4として出力する。

【0035】ここで、画像信号VD2、VD3が現フィールドの画像を表すものとする、画像信号VD1は後

フィールドの画像を表し、画像信号VD 4は前フィールドの画像を表す。また、画像信号VD 2, VD 3は現フィールドの隣接する2つの走査線の画像を表す。

【0036】フレーム間動き検出部4は、入力された画像信号VD 1およびフィールドメモリ3から出力された画像信号VD 4の同一座標に位置する画素の値の差分の絶対値を算出し、算出結果を予め設定された設定値と比較し、比較結果をフレーム間動き検出信号FLとして出力する。このフレーム間動き検出部4は、差分の絶対値が設定値以下の場合にフレーム間動き検出信号FLを“1”とし、差分の絶対値が設定値よりも大きい場合に、フレーム間動き検出信号FLを“0”とする。

【0037】ここで、画像信号VD 1および画像信号VD 4の同一座標に位置する画素の値の差分の絶対値は、現フィールドにおいて補間処理により作成すべき画素（以下、補間画素と呼ぶ）と同一座標に位置する前フィールドの画素と後フィールドの画素との差分の絶対値を表す。以下、前フィールドの画素と後フィールドの画素との差分の絶対値をフレーム間差分と呼ぶ。

【0038】垂直エッジ連続性検出部5は、ラインメモリ2から出力された画像信号VD 3およびフィールドメモリ3から出力された画像信号VD 4に基づいて、現フィールドの画像に前フィールドの画像をはめ込むことにより得られるはめ込み画像におけるフィールド間垂直エッジの水平連続性を検出し、垂直エッジ連続性検出信号VC 1として出力する。この垂直エッジ連続性検出部5は、はめ込み画像において前フィールドの対象となる走査線の画素の値（輝度値）から現フィールドの上の走査線の画素の値を減算し、減算結果の正負の符号が注目画素を含んで所定の画素数以上水平方向に連続して同一になるか否かを検出し、符号が所定の画素数以上連続して同一となる場合に垂直エッジ連続性検出信号VC 1を“1”とし、その他の場合に垂直エッジ連続性検出信号VC 1を“0”とする。

【0039】垂直エッジ連続性検出部6は、フィールドメモリ1から出力された画像信号VD 2およびフィールドメモリ3から出力された画像信号VD 4に基づいて、現フィールドの画像に前フィールドの画像をはめ込むことにより得られるはめ込み画像におけるフィールド間垂直エッジの水平連続性を検出し、検出結果を検出結果を垂直エッジ連続性検出信号VC 2として出力する。この垂直エッジ連続性検出部6は、はめ込み画像において前フィールドの対象となる走査線の画素の値から現フィールドの下の走査線の画素の値を減算し、減算結果の正負の符号が注目画素を含んで所定の画素数以上水平方向に連続して同一になるか否かを検出し、符号が所定の画素数以上連続して同一となる場合に垂直エッジ連続性検出信号VC 2を“1”とし、その他の場合に垂直エッジ連続性検出信号VC 2を“0”とする。

【0040】以下、はめ込み画像において前フィールド

の対象となる走査線の画素の値と現フィールドの上または下の走査線の画素の値との減算結果の正負の符号が注目画素を含んで所定の画素数以上連続して同一になる場合を、フィールド間垂直エッジの水平連続性がある場合と称する。

【0041】垂直エッジ連続性検出部5から出力された垂直エッジ連続性信号VC 1および垂直エッジ連続性検出部6から出力された垂直エッジ連続性信号VC 2はOR回路7に与えられる。それにより、OR回路7の出力信号は、フィールド間垂直エッジの水平連続性がある場合に“1”となり、それ以外の場合に“0”となる。

【0042】垂直エッジ検出部8は、フィールドメモリ1から出力される画像信号VD 2およびラインメモリ2から出力される画像信号VD 3の画素の値の差分の絶対値を算出し、算出結果を予め設定された設定値と比較し、比較結果を垂直エッジ検出信号VEとして出力する。この垂直エッジ検出部8は、差分の絶対値が設定値以上の場合に垂直エッジ検出信号VEを“1”とし、差分の絶対値が設定値よりも小さい場合に垂直エッジ検出信号VEを“0”とする。なお、画像信号VD 2および画像信号VD 3の画素の値の差分の絶対値はフィールド内垂直エッジの大きさを表す。

【0043】OR回路7の出力信号はOR回路9の一方の入力端子に与えられ、垂直エッジ検出部8から出力される垂直エッジ検出信号VEはOR回路9の他方の入力端子に与えられる。OR回路9の出力信号EDは、フィールド間垂直エッジの水平連続性がある場合またはフィールド内垂直エッジの大きさが設定値以上の場合に“1”となり、それ以外の場合に“0”となる。

【0044】フレーム間動き検出部4から出力されるフレーム間動き検出信号FLおよびOR回路9の出力信号EDは、AND回路10の一方の入力端子および他方の入力端子にそれぞれ与えられる。AND回路10からは完全静止判定信号SLが出力される。完全静止判定信号SLは、フレーム間差分が設定値以下であり、かつフィールド間垂直エッジの水平連続性がある場合またはフィールド内垂直エッジの大きさが設定値以上の場合に“1”となり、それ以外の場合に“0”となる。

【0045】完全静止判定信号SLが“1”の場合に画像が完全静止状態であることを表し、完全静止判定信号SLが“0”の場合に画像がそれ以外の状態であることを表す。

【0046】本実施の形態では、フレーム間動き検出部4がフレーム間動き検出手段に相当し、垂直エッジ連続性検出部5, 6が連続性検出手段に相当し、OR回路7, 9およびAND回路10が静止判定手段を構成する。

【0047】図2は図1のフレーム間動き検出部4の構成を示すブロック図である。図2に示すように、フレーム間動き検出部4は、減算器41、絶対値回路42およ

び比較器43を含む。

【0048】減算器41は、入力される画像信号VD1と図1のフィールドメモリ3から出力される画像信号VD4との差分を算出する。絶対値回路42は、減算器41により算出された差分の絶対値を求め、差分絶対値として出力する。

【0049】比較器43には、予め設定値ST1が設定される。比較器43は、絶対値回路42から出力される差分絶対値と設定値ST1とを比較し、差分絶対値が設定値1以下の場合に“1”のフレーム間動き検出信号FLを出力し、差分絶対値が設定値ST1よりも大きい場合に“0”のフレーム間動き検出信号FLを出力する。

【0050】図3は図1の垂直エッジ検出部8の構成を示すブロック図である。図3において、垂直エッジ検出部8は、減算器81、絶対値回路82および比較器83を含む。

【0051】減算器81は、図1のラインメモリ2から出力される画像信号VD3とフィールドメモリ1から出力される画像信号VD2との差分を算出する。絶対値回路82は、減算器81により算出された差分の絶対値を求め、差分絶対値として出力する。

【0052】比較器83には、予め設定値ST2が設定される。比較器83は、絶対値回路82から出力される差分絶対値と設定値ST2とを比較し、差分絶対値が設定値ST2以上の場合に“1”の垂直エッジ検出信号VEを出力し、差分絶対値が設定値ST2よりも小さい場合に“0”の垂直エッジ検出信号VEを出力する。

【0053】図4は図1の垂直エッジ連続性検出部5の構成を示すブロック図である。図4に示すように、垂直エッジ連続性検出部5は、減算器51、差分判定回路52、ラッチ回路（タップ）53、54、58、59、64、65、加算器55、60、絶対値回路56、57、比較器61、一致判定回路62、AND回路63およびOR回路66を含む。

【0054】減算器51は、図1のフィールドメモリ3から出力される画像信号VD4とラインメモリ2から出力される画像信号VD3との差分DFを算出する。差分判定回路52には、予め設定値STAが設定される。差分判定回路52は、減算器51により算出された差分DFと設定値STAとを比較し、 $DF > STA$ の場合に“+1”の判定信号DTを出力し、 $|DF| \leq STA$ の場合に“0”の判定信号DTを出力し、 $DF < -1 \times STA$ の場合に“-1”の判定信号DTを出力する。

【0055】このようにして、はめ込み画像において前フィールドの対象となる走査線の画素の値と現フィールドの下走査線の画素の値との差分DFの符号が判定されるとともに、差分DFの絶対値が設定値STA以下の場合には判定信号DTが“0”に設定される。

【0056】ラッチ回路53は、差分判定回路52から出力される判定信号DTを1画素分遅延させて出力す

る。ラッチ回路54は、ラッチ回路53の出力信号を1画素分遅延させて出力する。

【0057】加算器55は、ラッチ回路54の出力信号、ラッチ回路53の出力信号および差分判定回路52から出力される判定信号DTを加算する。これにより、連続する3つの画素の判定信号DTが加算される。絶対値回路56は、加算器55の出力信号の絶対値ABSを求める。

【0058】連続する3画素の判定信号DTが“+1”、“+1”、“+1”の場合、および“-1”、“-1”、“-1”の場合には、絶対値ABSは“3”となる。3画素の判定信号DTが“+1”、“+1”、“0”の場合、および“-1”、“-1”、“0”の場合には、絶対値ABSは“2”となる。3画素の判定信号DTが“+1”、“+1”、“-1”の場合、“-1”、“-1”、“+1”の場合、“+1”、“0”、“0”の場合、および“-1”、“0”、“0”の場合には、絶対値ABSは“1”となる。3画素の判定信号DTが“+1”、“-1”、“0”の場合、および“0”、“0”、“0”の場合には、絶対値ABSは“0”となる。

【0059】絶対値回路57は、差分判定回路52から出力される判定信号DTの絶対値を求める。ラッチ回路58は、絶対値回路57の出力信号を1画素分遅延させて出力する。ラッチ回路59は、ラッチ回路58の出力信号を1画素分遅延させて出力する。

【0060】加算器60は、ラッチ回路59の出力信号、ラッチ回路58の出力信号および絶対値回路57の出力信号を加算し、加算値ADDを出力する。

【0061】連続する3画素の判定信号DTが“+1”、“+1”、“+1”の場合、“-1”、“-1”、“-1”の場合、“+1”、“+1”、“-1”の場合、および“-1”、“-1”、“+1”の場合には、加算値ADDは“3”となる。3画素の判定信号DTが“+1”、“+1”、“0”の場合、“-1”、“-1”、“0”の場合、および“+1”、“-1”、“0”の場合には、加算値ADDは“2”となる。3画素の判定信号DTが“+1”、“0”、“0”の場合、および“-1”、“0”、“0”の場合には、加算値ADDは“1”となる。3画素の判定信号DTが“0”、“0”、“0”の場合には、加算値ADDは“0”となる。すなわち、3画素の判定信号DTが“0”を含まない場合に加算値ADDが“3”となり、“0”を1つ含む場合に加算値ADDが“2”となり、“0”を2つ含む場合に加算値ADDが“1”となり、“0”を3つ含む場合に加算値ADDが“0”となる。

【0062】比較器61には、予め設定値STBが設定される。比較器61は、加算器60により得られた加算値ADDと設定値STBとを比較し、 $ADD \geq STB$ の場合に“1”の比較信号CPを出力し、 $ADD < STB$

の場合に“0”の比較信号CPを出力する。

【0063】例えば、設定値STBが“2”の場合には、3画素の判定信号DTが“0”を含まない場合または“0”を1つ含む場合に、比較信号CPが“1”となる。

【0064】このようにして、連続する3画素の判定信号DTに含まれる“0”の数が所定値以下であるか否かが判定される。

【0065】一致判定回路62は、絶対値回路56により求められた絶対値ABSと加算器60により得られた加算値ADDとを比較し、絶対値ABSと加算値ADDとが一致する場合に“1”の判定信号MTを出力し、絶対値ABSと加算値ADDとが不一致の場合に“0”の判定信号MTを出力する。

【0066】連続する3画素の判定信号DTに“+1”および“-1”のいずれか一方のみしか含まれない場合すなわち正および負の符号が混在しない場合には、絶対値ABSと加算値ADDとが一致する。この場合には、判定信号MTが“1”となる。

【0067】一致判定回路62から出力される判定信号MTおよび比較器61から出力される比較信号CPは、AND回路63の一方の入力端子および他方の入力端子にそれぞれ与えられる。AND回路63の出力信号は、判定信号MTおよび比較信号CPが共に“1”の場合に“1”となり、それ以外の場合には“0”となる。

【0068】すなわち、連続する3画素の判定信号DTに含まれる“0”の数が所定値以下であり、かつ連続する3画素の判定信号DTに正および負の符号が混在しない場合に“1”となる。

【0069】ラッチ回路64は、AND回路63の出力信号を1画素分遅延させて出力する。ラッチ回路65は、ラッチ回路64の出力信号を1画素分遅延させて出力する。AND回路63の出力信号、ラッチ回路64の出力信号およびラッチ回路65の出力信号は、OR回路66の第1、第2および第3の入力端子にそれぞれ与えられる。それにより、OR回路66は、AND回路63の出力信号、ラッチ回路64の出力信号およびラッチ回路65の出力信号の少なくとも1つが“1”の場合に“1”の垂直エッジ連続性検出信号VC1を出力し、それ以外の場合に“0”の垂直エッジ連続性検出信号VC1を出力する。

【0070】なお、図1の垂直エッジ連続性検出部6の構成は、次の点を除いて図4の垂直エッジ連続性検出部5の構成と同様である。図1の垂直エッジ連続性検出部6においては、減算器51に図4の画像信号VD3の代わりに画像信号VD2が与えられ、OR回路66から垂直エッジ連続性検出信号VC2が出力される。

【0071】垂直エッジ連続性検出部5、6によれば、はめ込み画像において前フィールドの対象となる走査線の画素の値と現フィールドの上または下の走査線の画素

の値との差分DFの符号が注目画素を含んで水平方向に所定の画素数以上連続して同一になる場合に、フィールド間垂直エッジの水平連続性があると判定される。この場合、差分DFの絶対値が設定値STA以下の場合には、判定信号DTが“0”に設定され、連続する所定の画素数以上の範囲で判定信号DTの正および負の符号が混在せず、かつその範囲内で“0”の数が所定値以下である場合に、フィールド間垂直エッジの水平連続性があると判定される。

【0072】このように、判定信号DTを“0”に設定することにより、完全静止状態の範囲を縮小することができる。この場合、設定値STBを調整することにより、完全静止状態とみなす範囲を調整することができる。

【0073】図5は図1の静止判定装置100によるフレーム間差分の算出を説明するための模式図である。また、図6は図1の静止判定装置100によるフィールド間垂直エッジの水平連続性の検出を説明するための模式図である。

【0074】図5(a)、(b)、(c)はそれぞれ(n-1)フィールド、nフィールドおよび(n+1)フィールドの画像を示す。ここで、nフィールドの画像を現フィールドの画像とすると、(n-1)フィールドの画像は前フィールドの画像であり、(n+1)フィールドの画像は後フィールドの画像である。

【0075】INはnフィールドにおける補間画素を示し、A2はnフィールドの補間画素INと同一座標における(n-1)フィールドの画素を示し、C2はnフィールドの補間画素INと同一座標における(n+1)フィールドの画素を示す。

【0076】まず、画像が完全静止状態であるための第1の条件は、図5に示すように、nフィールドの補間画素INと同一座標における(n-1)フィールドの画素A2の値(輝度値)と(n+1)フィールドの画素C2の値(輝度値)との差分が設定値ST1以下であることである。すなわち、フレーム間差分が設定値ST1以下であることが完全静止状態の第1の条件となる。

【0077】また、図6は図5(b)のnフィールドの画像に図5(a)の(n-1)フィールドの画像をはめ込むことにより得られるはめ込み画像を示す。図6において、ICは注目画素を示す。

【0078】図6のはめ込み画像において、(n-1)フィールドの画素の値とその上下のnフィールドの画素の値との差分を算出し、その差分の正負の符号を求め

る。

【0079】画像が完全静止状態であるための第2の条件は、図6に示すように、はめ込み画像において(n-1)フィールドの画素の値とその上または下のnフィールドの画素の値との差分の正負の符号が注目画素ICを含んで水平方向に所定の画素数以上で連続して同一にな

ることである。すなわち、フィールド間垂直エッジの水平連続性があることが完全静止状態の第2の条件となる。例えば、図6に点線で囲まれるように、差分の符号が3画素以上連続して同一になることが完全静止状態の第2の条件となる。

【0080】このように、図1の静止判定装置100においては、 n フィールドの補間画素INと同一座標における $(n-1)$ フィールドの画素A2の値(輝度値)と $(n+1)$ フィールドの画素C2の値(輝度値)との差分が設定値ST1以下であり、かつ、はめ込み画像において $(n-1)$ フィールドの画素の値とその上または下の n フィールドの画素の値との差分の正負の符号が注目画素ICを含んで水平方向に所定の画素数以上で連続して同一になる場合に、画像が完全静止状態であると判定される。

【0081】図7は図1の静止判定装置100によるフィールド間垂直エッジの水平連続性の検出における“0”の概念の導入を説明するための模式図である。

【0082】また、図7は図5(b)の n フィールドの画像に図5(a)の $(n-1)$ フィールドの画像をはめ込むことにより得られるはめ込み画像を示す。図7において、ICは注目画素を示す。

【0083】図6に示したフィールド間垂直エッジの水平連続性の検出において、 $(n-1)$ フィールドの画素の値とその上または下の n フィールドの画素の値との差分の絶対値が設定値STA以下となる場合には、正負の符号を“0”に設定する。これにより、完全静止状態とみなす範囲を縮小または拡大することができる。

【0084】この場合、注目画素ICを含んで水平方向に所定の画素数以上の範囲内で正負の符号が混在せず、かつその範囲内の“0”の数が設定値STB以下である場合に、画像が完全静止状態であると判定される。例えば、図7に点線で囲まれるように、3画素以上の範囲内で正負の符号が混在せず、かつその範囲内の“0”の数が1以下である場合に、画像が完全静止状態であると判定される。

【0085】この場合、“0”の数の設定値STBを調整することにより、完全静止状態であるとみなす範囲を調整することができる。

【0086】なお、上記の例では、フィールド間垂直エッジの水平連続性の検出において正負の符号が水平方向に所定の画素数以上連続して同一となるという条件の所定の画素数を3に設定しているが、これに限定されず、任意の数に設定することができる。

【0087】また、水平方向に所定の画素数以上の範囲内で正負の符号が混在しないという条件の所定の画素数を3に設定しているが、これに限定されず、任意の数に設定することができる。

【0088】さらに、水平方向に所定の画素数の範囲内の“0”の数が設定値STB以下であるという条件の設

定値STBを1に設定しているが、これに限定されず、所定の画素数以下の任意の数、例えば2や0に設定することができる。

【0089】図8は図1の静止判定装置100によるフィールド間垂直エッジの水平連続性の検出の他の例を示す模式図である。

【0090】図8(a)は図5(b)の n フィールドの画像に図5(a)の $(n-1)$ フィールドの画像をはめ込むことにより得られるはめ込み画像を示し、図8(b)は図5(b)の n フィールドの画像に図5(c)の $(n+1)$ フィールドの画像をはめ込むことにより得られるはめ込み画像を示す。図8において、ICは注目画素を示す。

【0091】図8(a)のはめ込み画像において $(n-1)$ フィールドの画素の値とその上または下の n フィールドの画素の値との差分の正負の符号が注目画素ICを含んで水平方向に所定の画素数以上連続して同一になり、かつ、図8(b)のはめ込み画像において $(n+1)$ フィールドの画素の値とその上または下の n フィールドの画素の値との差分の正負の符号が注目画素ICを含んで水平方向に所定の画素数以上連続して同一になり、図8(a)および図8(b)のはめ込み画像の同一座標の画素において差分の正負の符号の連続性が検出された場合に、フィールド間垂直エッジの水平連続性があると判定する。

【0092】この場合には、完全静止状態とみなす範囲は狭くなるが、完全静止状態の誤検出を防止することができる。

【0093】上記のように、図1の静止判定装置100においては、フレーム間差分が設定値ST1以下であり、かつフィールド間垂直エッジの水平連続性がある場合またはフィールド内垂直エッジの大きさが設定値ST2以上である場合に、画像が完全静止状態であると判定される。

【0094】図9は図1の静止判定装置100による画像の静止の判定の第1の例を示す模式図である。図9において、INは n フィールドにおける補間画素を示し、ICは注目画素を示す。

【0095】図9(a)、(b)は図16(a)の水平方向に移動する縦縞の画像をインタレース走査方式で表した場合のそれぞれ $(n-1)$ フィールドの画像および n フィールドの画像を示す。図9(b)の n フィールドの画像に図9(a)の $(n-1)$ フィールドの画像をはめ込むことにより、図9(c)のはめ込み画像が得られる。図9(d)は図9(c)のはめ込み画像におけるフィールド間垂直エッジの水平連続性の検出を示す。

【0096】図9(c)のはめ込み画像において $(n-1)$ フィールドの画素の値とその上下の n フィールドの画素の値との差分の正負の符号を求めると、図9(d)のようになる。図9(d)において、正負の符号の水平

連続性は見られないため、画像は完全静止状態ではないと判定される。

【0097】図10は図1の静止判定装置100による画像の静止の判定の第2の例を示す模式図である。図10において、INはnフィールドにおける補間画素を示し、ICは注目画素を示す。

【0098】図10(a)、(b)は図17(a)の静止した横縞の画像をインタレース走査方式で表した場合のそれぞれ(n-1)フィールドの画像およびnフィールドの画像を示す。図10(b)のnフィールドの画像に図10(a)の(n-1)フィールドの画像をはめ込むことにより、図10(c)のはめ込み画像が得られる。図10(d)は図10(c)のはめ込み画像におけるフィールド間垂直エッジの水平連続性の検出を示す。

【0099】図10(c)のはめ込み画像において(n-1)フィールドの画素の値とその上下のnフィールドの画素の値との差分の正負の符号を求めると、図10(d)のようになる。図10(d)において、注目画素ICを含んで水平方向に正の符号が5画素連続しているため、画像は完全静止状態であると判定される。

【0100】このように、図1の静止判定装置100においては、インタレース走査方式の画像信号から順次走査方式の画像信号への変換の際に、画像の完全静止状態であるか否かを高い精度で判定することができる。

【0101】なお、完全静止と判定された場合は値1を加算し、完全静止と判定されなかった場合は累積加算された値を0にする時間軸方向のカウンタを各画素に対して設け、カウンタの値が所定の値以上である場合についてのみ当該画素を完全静止と判定することにより、さらに高い精度での完全静止判定が可能である。

【0102】図11は図1の静止判定装置100を備えた走査線補間装置の構成を示すブロック図である。

【0103】図11の走査線補間装置は、静止判定装置100および走査線補間回路200を備える。静止判定装置100は、画像信号VD1に基づいて上記の動作により画像が完全静止状態であるか否かを判定し、完全静止判定信号SLを出力する。走査線補間回路200は、画像信号VD1を用いて補間処理を行うことにより、補間画素INの値を算出し、補間走査線を生成する。

【0104】静止判定装置100から出力される完全静止判定信号SLが完全静止状態でないことを示す場合には、走査線補間回路200は、中間値を選択する補間処理により補間画素の値を算出する。あるいは、走査線補間回路200は、フィールド内補間により補間画素の値を算出することもできる。

【0105】静止判定装置100から出力される完全静止判定信号SLが完全静止状態であることを示す場合には、走査線補間回路200は、フレーム間補間により補間画素の値を算出する。例えば、現フィールドの補間画素と同一座標における前フィールドの画素の値を補間画

素の値として出力するか、または現フィールドの補間画素と同一座標における前フィールドの画素の値と後フィールドの画素の値との平均値を補間画素の値として出力する。

【0106】図11の走査線補間装置においては、図1の静止判定装置100が用いられているので、画像が完全静止状態であるか否かに基づいて最適な補間走査線を生成することができる。

【0107】図12は図11の走査線補間装置の走査線補間回路200に用いられる垂直補間回路の一例を示すブロック図である。

【0108】図12の垂直補間回路は、フィールドメモリ11、12、補間回路13、中間値選択回路14、倍速変換メモリ16、17および選択回路18により構成される。

【0109】入力端子21にはインタレース走査の画像信号が入力される。入力端子21の画像信号は、フィールドメモリ11および中間値選択回路14に与えられる。フィールドメモリ11は、画像信号を1フィールド期間遅延して出力する。フィールドメモリ11から出力される画像信号は、フィールドメモリ12、補間回路13および倍速変換メモリ17に与えられる。フィールドメモリ12は、フィールドメモリ11から与えられた画像信号を1フィールド期間遅延して出力する。

【0110】フィールドメモリ11から出力される画像信号を第nフィールドの画像信号とすると、入力端子21に入力される画像信号は第(n+1)フィールドの画像信号であり、フィールドメモリ12から出力される画像信号は第(n-1)フィールドの画像信号である。ここで、nは正の整数である。

【0111】補間回路13は、フィールドメモリ12から与えられる画像信号を用いて同一フィールド内の画素により補間信号を生成する。

【0112】中間値選択回路14には、フィールドメモリ12から出力される画像信号、補間回路13により生成される補間信号および入力端子21に入力される画像信号が与えられる。フィールドメモリ12から出力される画像信号の画素値をAとし、補間回路13から出力される補間信号の画素値をBとし、入力端子21に入力される画像信号の画素値をCとする。

【0113】中間値選択回路14は、画素周期ごとに画素値A、画素値Bおよび画素値Cを比較し、画素値A、画素値Bおよび画素値Cのうち中間値を選択し、選択した画素値を倍速変換メモリ16に出力する。それにより、倍速変換メモリ16には、中間値選択回路14から出力される画素値が順次記憶される。倍速変換メモリ17には、入力端子21に入力される画像信号の画素値が順次記憶される。

【0114】図13は図12の中間値選択回路14における中間値の判定条件を示す図である。図13に示すよ

うに、 $C \geq A > B$ または $B \geq A > C$ の場合に画素値Aが選択される。また、 $A > B > C$ の場合または $C \geq B \geq A$ の場合に画素値Bが選択される。さらに、 $A > C \geq B$ または $B > C \geq A$ の場合に画素値Cが選択される。

【0115】図12の選択回路18は、倍速変換メモリ16に記憶される画素値および倍速変換メモリ17に記憶される画素値を入力端子21に入力される画像信号の画素周期の2分の1の周期で交互に出力端子22に読み出す。それにより、出力端子22に順次走査の画像信号が得られる。

【0116】このように、第(n-1)フィールドの画素値Aが中間値と判定された場合には、第(n-1)フィールドの画像信号を用いたフィールド間補間により補間走査線が生成され、画素値Bが中間値と判定された場合には、第nフィールドの画像信号を用いたフィールド内補間により補間走査線が生成され、第(n+1)フィールドの画素値Cが中間値と判定された場合には、第(n+1)フィールドの画像信号を用いたフィールド間補間により補間走査線が生成される。

【0117】図11の走査線補間装置では、静止判定装置100から出力される完全静止判定信号SLが完全静止状態でないことを示している場合に、図12の垂直補間回路を用いて補間画素の値が求められる。

【0118】なお、図11の走査線補間装置において、静止判定装置100から出力される完全静止判定信号SLが完全静止状態でないことを示している場合に、図12の垂直補間回路を用いずにフィールド内補間により補間画素の値を算出してもよい。

【0119】

【発明の効果】本発明によれば、フレーム間の画像の動きの有無およびフィールド間垂直エッジの水平連続性の有無を用いることにより、従来の技術では区別できなかった水平方向に移動する縦縞および静止した横縞についても画像が静止しているか否かを正確に判定することができ、静止判定の精度を向上することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態における静止判定装置の構成を示すブロック図

【図2】図1の静止判定装置のフレーム間動き検出部の構成を示すブロック図

【図3】図1の静止判定装置の垂直エッジ検出部の構成を示すブロック図

【図4】図1の静止判定装置の垂直エッジ連続性検出部の構成を示すブロック図

【図5】図1の静止判定装置によるフレーム間差分の算

出を説明するための模式図

【図6】図1の静止判定装置によるフィールド間垂直エッジの水平連続性の検出を説明するための模式図

【図7】図1の静止判定装置によるフィールド間垂直エッジの水平連続性の検出における“0”の概念の導入を説明するための模式図

【図8】図1の静止判定装置によるフィールド間垂直エッジの水平連続性の検出の他の例を示す模式図

【図9】図1の静止判定装置による画像の静止の判定の第1の例を示す模式図

【図10】図1の静止判定装置による画像の静止の判定の第2の例を示す模式図

【図11】図1の静止判定装置を備えた走査線補間装置の構成を示すブロック図

【図12】図11の走査線補間装置の走査線補間回路に含まれる垂直補間回路の構成を示すブロック図

【図13】図12の垂直補間回路の中間値選択回路における中間値の判定条件を示す図

【図14】従来の走査線補間処理を説明するための模式図

【図15】画像の動きの判定方法を示す図である。

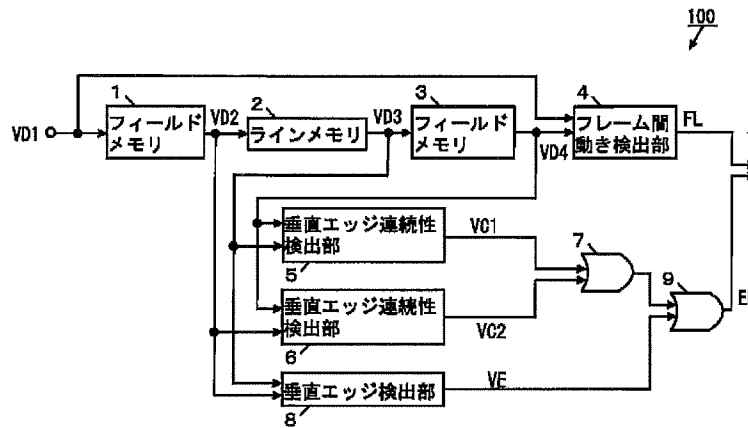
【図16】水平方向に移動する縦縞のインタレース走査前、(n-1)フィールド、nフィールドおよび(n+1)フィールドの画像の模式図

【図17】静止した横縞のインタレース走査前、(n-1)フィールド、nフィールドおよび(n+1)フィールドの画像の模式図

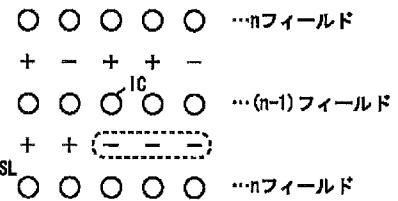
【符号の説明】

- 1, 3 フィールドメモリ
- 2 ラインメモリ
- 4 フレーム間動き検出部
- 5, 6 垂直エッジ連続性検出部
- 7, 9, 66 OR回路
- 8 垂直エッジ検出部
- 10, 63 AND回路
- 41, 51, 81 減算器
- 42, 56, 57, 82 絶対値回路
- 43, 61, 83 比較器
- 52 差分判定回路
- 53, 54, 58, 59, 64, 65 ラッチ回路
- 55, 60 加算器
- 62 一致判定回路
- 100 静止判定装置
- 200 走査線補間回路
- VD1, VD2, VD3, VD4 画像信号

【図1】

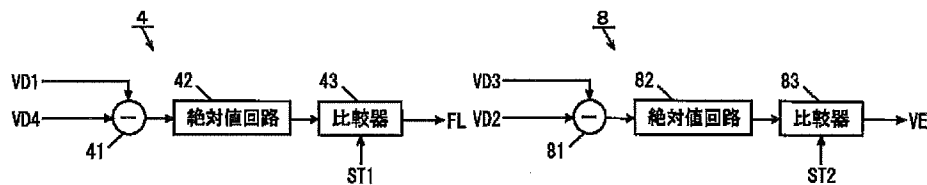


【図6】

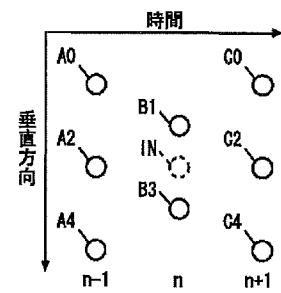


【図2】

【図3】

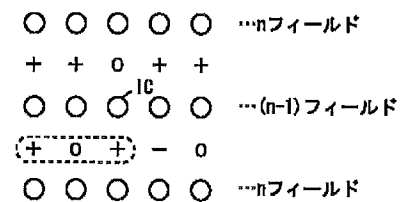
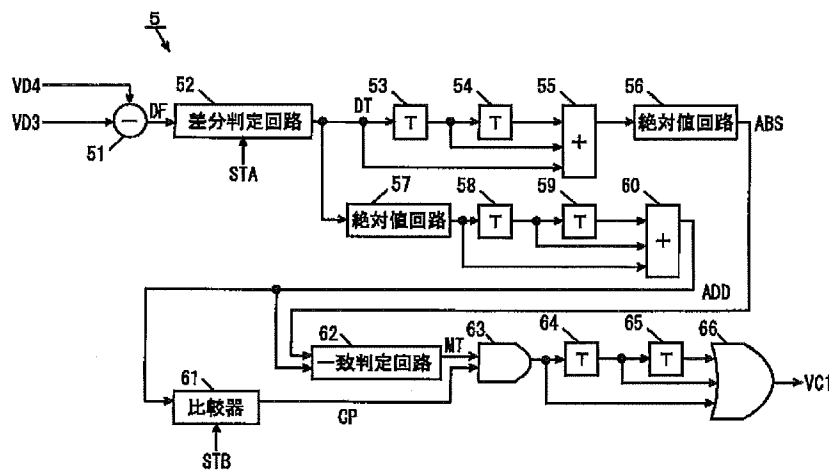


【図14】



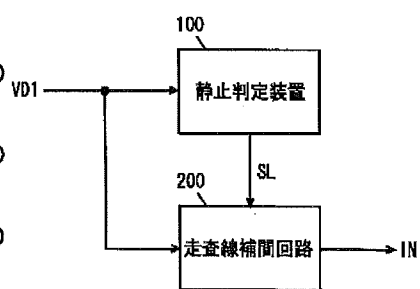
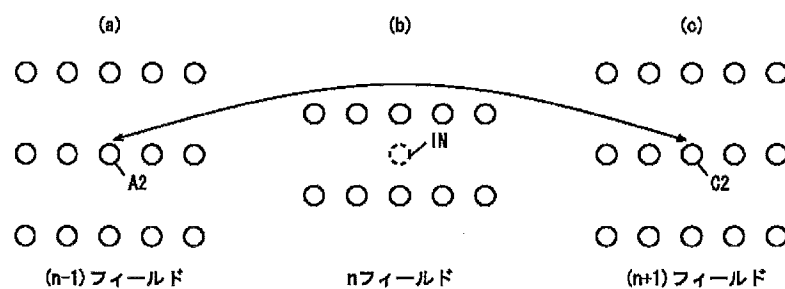
【図4】

【図7】

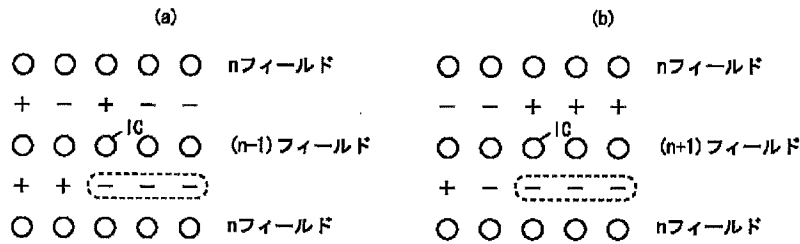


【図5】

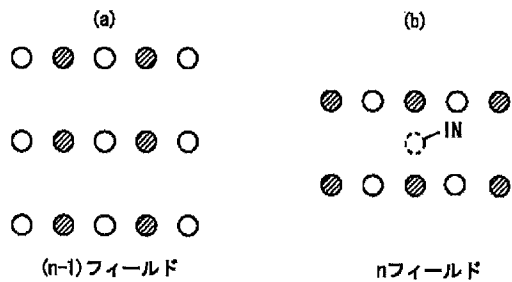
【図11】



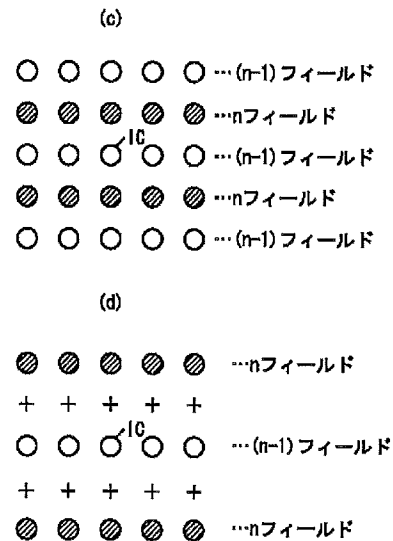
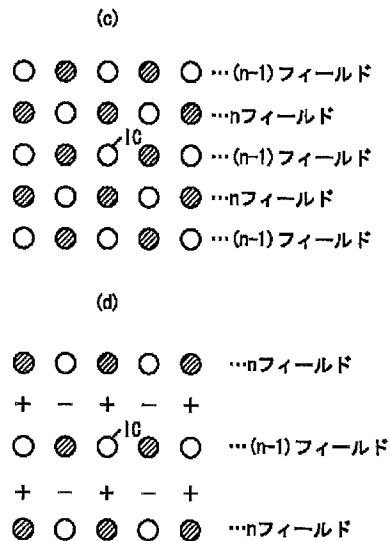
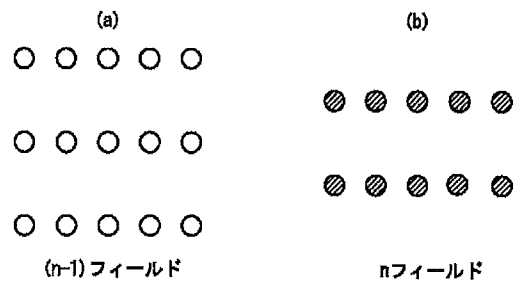
【図8】



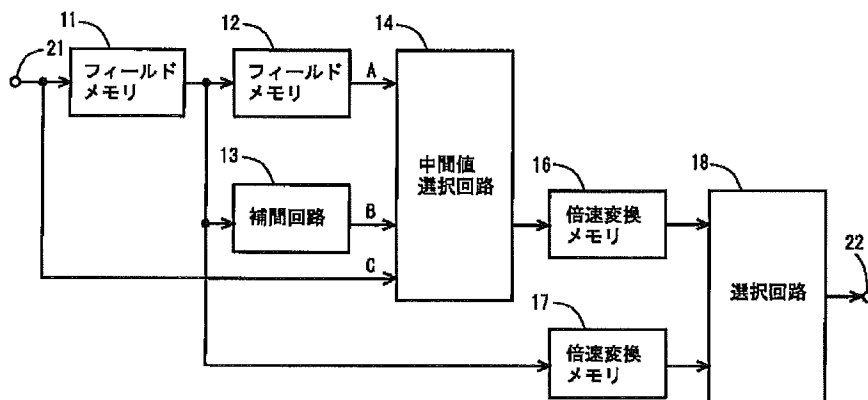
【図9】



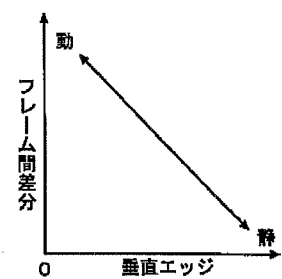
【図10】



【図12】



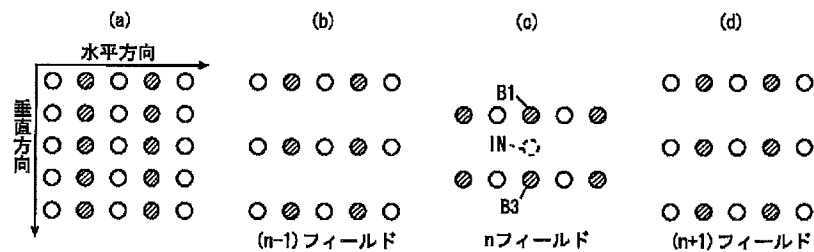
【図15】



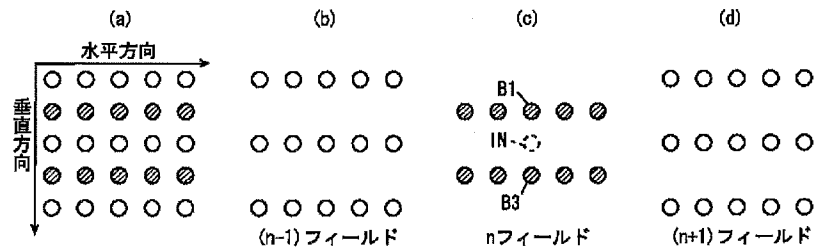
【図13】

A>B	A>C	B>C	選択
1	0	0	A
0	1	1	A
1	1	1	B
0	0	0	B
1	1	0	C
0	0	1	C

【図16】



【図17】



フロントページの続き

(72)発明者 川村 秀昭

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

F ターム(参考) 5B057 BA21 CA08 CA12 CA16 CB08
CB12 CB16 CC01 CD06 CH18
DC32
5C063 AA07 BA04 BA09 BA12 CA01
CA05 CA07
5C082 AA02 BA12 BB15 BB25 BC06
BC07 CA84 CA85 DA01 DA53
DA61 MM01 MM10
5L096 BA20 CA02 CA09 DA02 FA73
GA08 HA02 MA03